

特許協力条約に基づく国際出願願書

原本(出願用) - 印刷日時 2003年07月23日 (23. 07. 2003) 水曜日 13時33分59秒

203125

0	受理官庁記入欄	
0-1	国際出願番号	
0-2	国際出願日	
0-3	(受付印)	
0-4	様式-PCT/RO/101 この特許協力条約に基づく国際出願願書は、 右記によって作成された。	PCT-EASY Version 2.92 (updated 01.07.2003)
0-5	申立て 出願人は、この国際出願が特許協力条約に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (R0/JP)
0-7	出願人又は代理人の書類記号	203125
I	発明の名称	半導体ウェーハの製造方法
II	出願人	
II-1	この欄に記載した者は	出願人である (applicant only)
II-2	右の指定国についての出願人である。	米国を除くすべての指定国 (all designated States except US)
II-4ja	名称	株式会社ディスコ
II-4en	Name	DISCO CORPORATION
II-5ja	あて名:	144-0033 日本国 東京都 大田区 東糀谷2-14-3
II-5en	Address:	14-3, Higashi Kojiya 2-chome Ota-ku, Tokyo 144-0033 Japan
II-6	国籍 (国名)	日本国 JP
II-7	住所 (国名)	日本国 JP
II-8	電話番号	03-3743-5291
II-9	ファクシミリ番号	03-3743-5138
III-1	その他の出願人又は発明者	
III-1-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-1-2	右の指定国についての出願人である。	米国のみ (US only)
III-1-4ja	氏名 (姓名)	荒井 一尚
III-1-4en	Name (LAST, First)	ARAI, Kazuhisa
III-1-5ja	あて名:	144-0033 日本国 東京都 大田区 東糀谷2-14-3 株式会社ディスコ内
III-1-5en	Address:	c/o DISCO CORPORATION 14-3, Higashi Kojiya 2-chome Ota-ku, Tokyo 144-0033 Japan
III-1-6	国籍 (国名)	日本国 JP
III-1-7	住所 (国名)	日本国 JP

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2003年07月23日 (23. 07. 2003) 水曜日 13時33分59秒

203125

IV-1	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において下記のごとく出願人のために行動する。 IV-1-1ja 氏名(姓名) IV-1-1en Name (LAST, First) IV-1-2ja あて名: IV-1-2en Address: IV-1-3 電話番号 IV-1-4 ファクシミリ番号 IV-1-5 電子メール	代理人 (agent) 佐々木 功 SASAKI, Isao 105-0001 日本国 東京都 港区 虎ノ門1丁目2番29号 虎ノ門産業ビル6階 佐々木内外国特許商標事務所 SASAKI, KAWAMURA & ASSOCIATES Toranomom Sangyo Bldg. 6F, 2-29, Toranomom 1-chome Minato-ku, Tokyo 105-0001 Japan 03-3591-0271 03-3508-0170 kj6y-aksk@asahi-net.or.jp
IV-2	その他の代理人 IV-2-1ja 氏名 IV-2-1en Name (s)	筆頭代理人と同じあて名を有する代理人 (additional agent(s) with same address as first named agent) 川村 恭子 KAWAMURA, Kyoko
V	国の指定	
V-1	広域特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	AP: GH GM KE LS MW MZ SD SL SZ TZ UG ZM ZW 及びハラレプロトコルと特許協力条約の締約国である他の国 EA: AM AZ BY KG KZ MD RU TJ TM 及びユーラシア特許条約と特許協力条約の締約国である他の国 EP: AT BE BG CH&LI CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL PT RO SE SI SK TR 及びヨーロッパ特許条約と特許協力条約の締約国である他の国 OA: BF BJ CF CG CI CM GA GN GQ GW ML MR NE SN TD TG 及びアフリカ知的所有権機構と特許協力条約の締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	AE AG AL AM AT AU AZ BA BB BG BR BY BZ CA CH&LI CN CO CR CU CZ DE DK DM DZ EC EE ES FI GB GD GE GH GM HR HU ID IL IN IS KE KG KP KR KZ LC LK LR LS LT LU LV MA MD MG MK MN MW MX MZ NI NO NZ OM PG PH PL PT RO RU SC SD SE SG SK SL SY TJ TM TN TR TT TZ UA UG US UZ VC VN YU ZA ZM ZW

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2003年07月23日（23. 07. 2003）水曜日 13時33分59秒


203125

V-5	指定の確認の宣言 出願人は、上記の指定に加えて、規則4.9(b)の規定に基づき、特許協力条約のもとで認められる他の全ての国の指定を行う。ただし、V-6欄に示した国の指定を除く。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。		
V-6	指定の確認から除かれる国	なし (NONE)	
VI-1	先の国内出願に基づく優先権主張		
VI-1-1	出願日	2002年08月21日 (21. 08. 2002)	
VI-1-2	出願番号	特願2002-240578	
VI-1-3	国名	日本国 JP	
VI-2	優先権証明書送付の請求 上記の先の出願のうち、右記の番号のものについては、出願書類の認証謄本を作成し国際事務局へ送付することを、受理官庁に対して請求している。	VI-1	
VII-1	特定された国際調査機関 (ISA)	日本国特許庁 (ISA/JP)	
VIII	申立て	申立て数	
VIII-1	発明者の特定に関する申立て	-	
VIII-2	出願し及び特許を与えられる国際出願日における出願人の資格に関する申立て	-	
VIII-3	先の出願の優先権を主張する国際出願日における出願人の資格に関する申立て	-	
VIII-4	発明者である旨の申立て（米国を指定国とする場合）	-	
VIII-5	不利にならない開示又は新規性喪失の例外に関する申立て	-	
IX	照合欄	用紙の枚数	添付された電子データ
IX-1	願書（申立てを含む）	4	-
IX-2	明細書	7	-
IX-3	請求の範囲	2	-
IX-4	要約	1	EZABST00.TXT
IX-5	図面	3	-
IX-7	合計	17	
IX-8	添付書類	添付	添付された電子データ
IX-8	手数料計算用紙	✓	-
IX-11	包括委任状の写し	✓	-
IX-17	PCT-EASYディスク	-	フルキツ・ルテ・イスク
IX-18	その他	納付する手数料に関する特許印紙を貼付した書面	-
IX-18	その他	国際事務局の口座への振り込みを証明する書面	-

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2003年07月23日（23. 07. 2003）水曜日 13時33分59秒

203125

IX-19	要約書とともに提示する図の番号	5
IX-20	国際出願の使用言語名:	日本語
X-1	提出者の記名押印	
X-1-1	氏名(姓名)	佐々木 功

受理官庁記入欄

10-1	国際出願として提出された書類の実際の受理の日	
10-2	図面:	
10-2-1	受理された	
10-2-2	不足図面がある	
10-3	国際出願として提出された書類を補完する書類又は図面であつてその後期間内に提出されたものの実際の受理の日（訂正日）	
10-4	特許協力条約第11条(2)に基づく必要な補完の期間内の受理の日	
10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際調査機関に調査用写しを送付していない	

国際事務局記入欄

11-1	記録原本の受理の日	
------	-----------	--

明 細 書

半導体ウェーハの製造方法

5 技術分野

本発明は、裏面に膜が形成される半導体ウェーハの製造方法に関する。

背景技術

近年の半導体チップの薄型化に伴い、半導体チップを上下に積層して機能、処理能力、記憶容量等の向上を図った積層チップが実用化されており、これによって携帯電話機、ノートブック型パソコン等の薄型化、小型化、軽量化が可能となっている。

積層チップの製造においては、半導体ウェーハの段階で、回路が形成された表面から裏面に至る電極を埋設し、裏面の機械的研磨または化学的エッチングを行うことにより電極を露出させると共に、電極を構成する銅等の金属がシリコン等の半導体内部に拡散するのを防止するために、半導体ウェーハの裏面に SiO_2 膜等の絶縁膜を形成している。

また、半導体ウェーハの表面にパワートランジスタ等の回路を形成した後に、半導体ウェーハの裏面を研磨またはエッチングし、その裏面に Ti 、 Ag 、 Au 等の金属膜を数十 nm の厚さで形成して半導体ウェーハを構成する技術も実用化されている。

このように表面に回路が形成された半導体ウェーハの裏面を研磨等して薄く形成した後に裏面に膜を形成する場合においては、半導体チップの熱的及び電気的特性を良好にするために、半導体ウェーハを極力薄く形成することが必要とされる。

しかしながら、半導体ウェーハの厚さを、例えば $100\mu\text{m} \sim 15\mu\text{m}$ ほどに

すると、半導体ウェーハにそりが生じて膜の形成に支障が生じ、膜を均一に形成することができないという問題がある。

特に、膜の形成に、減圧環境で膜を形成する膜形成手段を備えた減圧成膜装置を用いると、半導体ウェーハを保持する保持テーブルにおいて吸引力を使用することができず、静電式にて半導体ウェーハを保持することとなるため、膜の応力が静電式の保持テーブルの保持力に抗してそりを生じさせることとなり、膜を均一に形成することができなくなる。

従って、半導体ウェーハにそりが生じない程度の剛性を持たせるために、その厚さは現状では200 μ m程度が限界となっており、それより薄く形成することはできないという問題がある。

このように、半導体ウェーハの裏面に膜を形成する場合においては、半導体ウェーハをより薄く形成した場合にも、均一な膜の形成を可能とすることに課題を有している。

15 発明の開示

上記課題を解決するために具体的手段として本発明は、表面に回路が形成された半導体ウェーハの裏面に膜を形成する半導体ウェーハの製造方法であって、平坦な支持面を有する支持基板の支持面において半導体ウェーハの表面を支持して支持基板と半導体ウェーハとを一体とする一体化工程と、半導体ウェーハを薄く加工する薄加工装置を用い、支持基板と一体となった半導体ウェーハの裏面を均一に除去して半導体ウェーハを薄加工する薄加工工程と、膜形成装置を用い、支持基板と一体となった半導体ウェーハの裏面に膜を形成する膜形成工程とから少なくとも構成される半導体ウェーハの製造方法を提供する。

そしてこの半導体ウェーハの製造方法は、薄加工装置が、半導体ウェーハを保持するチャックテーブルと、チャックテーブルに保持された半導体ウェーハに作用する薄加工手段とを有し、半導体ウェーハと一体となった支持基板をチャック

テーブルにおいて保持し、半導体ウェーハの裏面に薄加工手段を作用させて薄加工工程を遂行すること、膜形成装置が、半導体ウェーハを保持する保持部と、保持部に保持された半導体ウェーハの面に膜を形成する膜形成手段とを有し、薄加工後の半導体ウェーハと一体となった支持基板を保持部において保持し、膜形成手段によって半導体ウェーハの裏面に膜を形成すること、薄加工装置が、薄加工手段として研磨手段を備えた研磨装置であること、膜形成装置が、減圧環境で膜を形成する膜形成手段を備えた減圧成膜装置であること、支持基板はガラス基板であり、薄加工工程においては半導体ウェーハの厚さが $100\mu\text{m}\sim 15\mu\text{m}$ となるように加工されること、ガラス基板の厚さが $1\text{mm}\sim 3\text{mm}$ であること、半導体ウェーハが、樹脂からなる接着剤を介して支持基板に貼着されることを付加的な要件とする。

このように構成される半導体ウェーハの製造方法によれば、半導体ウェーハが剛性の高い支持基板によって支持された状態で膜形成工程が遂行されるため、薄加工工程において厚さが $100\mu\text{m}$ 以下のように極めて薄く加工された半導体ウェーハであってもそりが生じることがなく、膜を形成することができる。

図面の簡単な説明

第1図は、本発明が適用される半導体ウェーハの一例を示す斜視図である。

第2図は、同半導体ウェーハと一体化される支持基板の一例を示す斜視図である。

第3図は、同半導体ウェーハと支持基板とが一体化された状態を示す斜視図である。

第4図は、本発明を構成する薄加工工程に用いる研磨装置の一例を示す斜視図である。

第5図は、本発明を構成する膜形成工程に用いる減圧成膜装置の一例を示す略示的断面図である。

発明を実施するための最良の形態

本発明の実施の形態の一例として、第1図に示す半導体ウェーハWの裏面を研磨またはエッチングした後に膜を形成する場合について説明する。この半導体ウェーハWの表面には、所定の間隔を置いて複数のストリートSが格子状に形成されてお

5 り、ストリートSによって区画された多数の矩形領域には回路パターンが施されている。そして、ストリートSを切削することにより、各矩形領域が半導体チップCとなる。

この半導体ウェーハWの裏面の研磨及び膜の形成前に、第2図に示す支持基板10と一体とする。この支持基板10は、研磨によって厚さが $100\mu\text{m}$ 以下のように極めて薄くなった半導体ウェーハを湾曲させずに安定的に支持することができるように剛性の高い部材により構成され、例えばガラス基板を用いることができる。また、ガラスの他に、セラミックス、合金、金属、樹脂等を用いることもできる。ガラス基板を用いた場合には、その厚さは $1\text{mm}\sim 3\text{mm}$ 程度とする

10

15 ことが望ましい。

支持基板10の支持面である表面10a及び裏面は平坦に形成され、第3図に示すように、支持基板10の表面10aと半導体ウェーハWの表面とが対面するように、接着剤によって両者を貼着して一体とすることにより、表面10aにおいて半導体ウェーハWを支持する（一体化工程）。半導体ウェーハWは、この状態では、回路が形成されていない裏面が露出している。

20

接着剤としては、アクリル系、エステル系、ウレタン系等の樹脂からなる接着剤を用いることが好ましい。また、支持基板10としてガラス基板を用いた場合には、接着剤として紫外線により接着力が低下するタイプのものを使用すれば、後にガラス基板を透過させて接着剤に紫外線を照射することができるため、支持

25 基板10と半導体ウェーハWとの剥離を容易に行うことができる。

次に、上記のようにして支持基板10に支持された半導体ウェーハWの裏面を

研磨して薄加工を行う。薄加工には、適宜の薄加工装置、例えば第４図に示す研磨装置２０を使用することができる。

5 研磨装置２０においては、基台２１の端部から立設した壁部２２の内側の面に一対のレール２３が垂直方向に配設されており、レール２３に沿って支持板２４が昇降するのに伴って支持板２４に取り付けられた薄加工手段である研磨手段２５が上下動するよう構成されている。また、基台２１上には、ターンテーブル２６が回転可能に配設され、更にターンテーブル２６上には研磨対象物を保持するチャックテーブル２７が回転可能に複数配設されている。

10 研磨手段２５においては、垂直方向の軸心を有するスピンドル２８の先端にマウンタ２９を介して研磨ホイール３０が装着されており、研磨ホイール３０の下面には研磨砥石３１が固着され、スピンドル２８の回転に伴って研磨砥石３１が回転する構成となっている。

15 支持基板１０と一体化された半導体ウェーハＷは、支持基板１０の裏面がチャックテーブル２７に保持されることにより支持され、ターンテーブル２６の回転によって研磨手段２５の直下に位置付けられ、半導体ウェーハＷの裏面が上を向いた状態で研磨砥石３１と対峙する。

20 そして、研磨砥石３１が回転しながら研磨手段２５が下降して半導体ウェーハＷの裏面に作用して押圧力が加えられることにより裏面が研削され、この研磨を所定量行うことにより、裏面が所定量除去され、半導体ウェーハＷが薄加工されて所望の厚さ、例えば１００μｍ～１５μｍの厚さに形成される（薄加工工程）。なお、薄加工装置としては、研磨装置２０の他に、ドライエッチング装置、ウェットエッチング装置等を用いることもできる。また、研磨した後に研磨面をエッチングすることを可能にするために、研磨装置とエッチング装置とを組み合わせてもよい。

25 次に、適宜の膜形成装置を用いて、薄加工された半導体ウェーハＷの裏面に膜を形成する。膜形成手段としては、ＰＶＤ（Physical Vapor D

osition) 装置、CVD (Chemical Vapor Deposition) 装置を用いることができる。以下では第5図に示す減圧成膜装置40を使用する場合について説明する。

この減圧成膜装置40においては、スパッタチャンバー41の内部に静電式にて板状物を保持する保持部42が配設されており、その上方の対向する位置には励磁部材43に支持されてスパッタ源44が配設されている。このスパッタ源44には、高周波電源47が連結されている。また、スパッタチャンバー41の一方の側部には、スパッタガスを導入する導入口45が設けられ、もう一方の側部には減圧源に連通する減圧口46が設けられている。そして、スパッタチャンバー41と励磁部材43とスパッタ源44と導入口45と減圧口46と高周波電源47とで膜形成手段48を構成している。

半導体ウェーハWと一体となった支持基板10の裏面が保持部42に保持されることにより、半導体ウェーハWの裏面がスパッタ源44に対向して保持される。そして、励磁部材43によって磁化されたスパッタ源44に高周波電源47から40kHz程度の高周波電力をくわえ、減圧口46からスパッタチャンバー41の内部を 10^{-2} Pa $\sim 10^{-4}$ Pa程度に減圧して減圧環境にすると共に、導入口45からアルゴンガスを導入してプラズマを発生させると、プラズマ中のアルゴンイオンがスパッタ源44に衝突して粒子がはじき出されて半導体ウェーハWの裏面に堆積し、膜が形成される(膜形成工程)。

上記のようにして行う膜の形成時には、スパッタチャンバー41の内部が真真空に近い状態となり、保持部42において半導体ウェーハWを吸着することはできないため、静電式にて保持しているが、静電式の保持部42において薄くなった半導体ウェーハWを直接保持することとすると、吸着式に比べて保持力が弱いために、薄くなった半導体ウェーハWにはそりが生じてしまう。

しかし、本発明においては、そりが生じない剛性の高い支持基板10を介してこれと一体となった半導体ウェーハWを保持することができるため、薄加工によ

って厚さが $100\mu\text{m}\sim 15\mu\text{m}$ ほどに形成された半導体ウェーハであってもそりが生じることがない。従って、半導体ウェーハWの裏面に高精度に均一な膜を形成することができる。

5 産業上の利用可能性

以上説明したように、本発明に係る半導体ウェーハの製造方法によれば、半導体ウェーハが剛性の高い支持基板によって支持された状態で膜形成工程が遂行されるため、薄加工工程において厚さが $100\mu\text{m}$ 以下のように極めて薄く加工された半導体ウェーハであってもそりが生じることがない。従って、極めて薄い半導体ウェーハの裏面にも均一な膜を形成することができ、半導体ウェーハのより一層の薄型化が可能となる。特に、膜形成工程が減圧環境で行われる場合には、吸着により半導体ウェーハを保持することができないにもかかわらず、そりを生じさせることなく膜を形成することができるという優れた効果を奏する。

請 求 の 範 囲

1. 表面に回路が形成された半導体ウェーハの裏面に膜を形成する半導体ウェーハの製造方法であって、

- 5 平坦な支持面を有する支持基板の該支持面において半導体ウェーハの表面を支持して該支持基板と該半導体ウェーハとを一体とする一体化工程と、

半導体ウェーハを薄く加工する薄加工装置を用い、該支持基板と一体となった半導体ウェーハの裏面を均一に除去して半導体ウェーハを薄加工する薄加工工程と、

- 10 膜形成装置を用い、支持基板と一体となった半導体ウェーハの裏面に膜を形成する膜形成工程と

から少なくとも構成される半導体ウェーハの製造方法。

2. 薄加工装置は、半導体ウェーハを保持するチャックテーブルと、該チャック

- 15 テーブルに保持された半導体ウェーハに作用する薄加工手段とを有し、

半導体ウェーハと一体となった支持基板を該チャックテーブルにおいて保持し、該半導体ウェーハの裏面に該薄加工手段を作用させて薄加工工程を遂行する請求の範囲第1項に記載の半導体ウェーハの製造方法。

- 20 3. 膜形成装置は、半導体ウェーハを保持する保持部と、該保持部に保持された半導体ウェーハの面に膜を形成する膜形成手段とを有し、

薄加工後の半導体ウェーハと一体となった支持基板を該保持部において保持し、該膜形成手段によって該半導体ウェーハの裏面に膜を形成する請求の範囲第1項に記載の半導体ウェーハの製造方法。

4. 薄加工装置は、薄加工手段として研磨手段を備えた研磨装置である請求の範囲第2項に記載の半導体ウェーハの製造方法。

5. 膜形成装置は、減圧環境で膜を形成する膜形成手段を備えた減圧成膜装置である請求の範囲第3項に記載の半導体ウェーハの製造方法。

6. 支持基板はガラス基板であり、薄加工工程においては半導体ウェーハの厚さが $100\mu\text{m}\sim 15\mu\text{m}$ となるように加工される請求の範囲第1項に記載の半導体ウェーハの製造方法。

10

7. ガラス基板の厚さは $1\text{mm}\sim 3\text{mm}$ である請求の範囲第6項に記載の半導体ウェーハの製造方法。

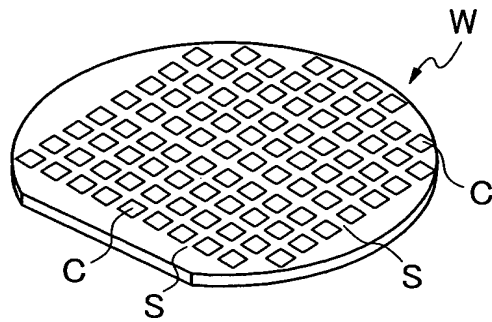
8. 半導体ウェーハは、樹脂からなる接着剤を介して支持基板に貼着される請求の範囲第1項に記載の半導体ウェーハの製造方法。

15

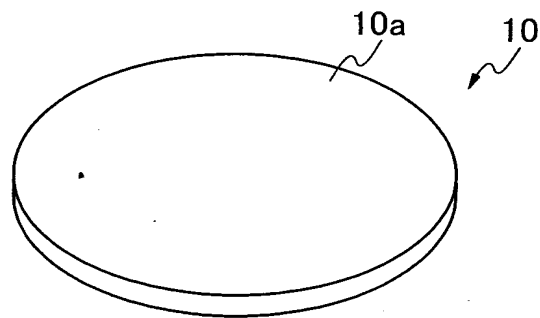
要 約 書

- 平坦な支持面を有する支持基板 10 の支持面において半導体ウェーハ W の表面を支持して支持基板 10 と半導体ウェーハ W とを一体とし、薄加工装置を用いて
- 5 支持基板 10 と一体となった半導体ウェーハ W の裏面を研磨またはエッチングして薄加工を行った後に、膜形成装置 40 を用い、支持基板 10 と一体となった半導体ウェーハ W の裏面に膜を形成する。半導体ウェーハ W は支持基板と一体となっているため、厚さが $100\text{ }\mu\text{m}$ 以下のように薄く形成された半導体ウェーハでもそりが生じないため、膜を均一に形成することができる。

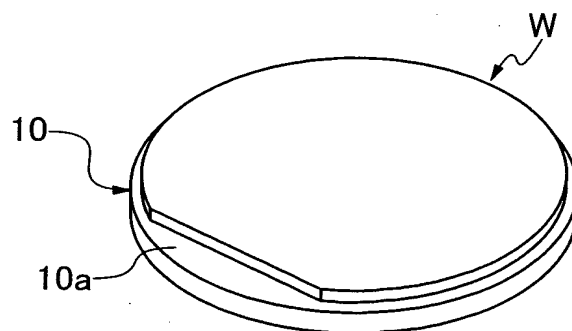
第 1 図



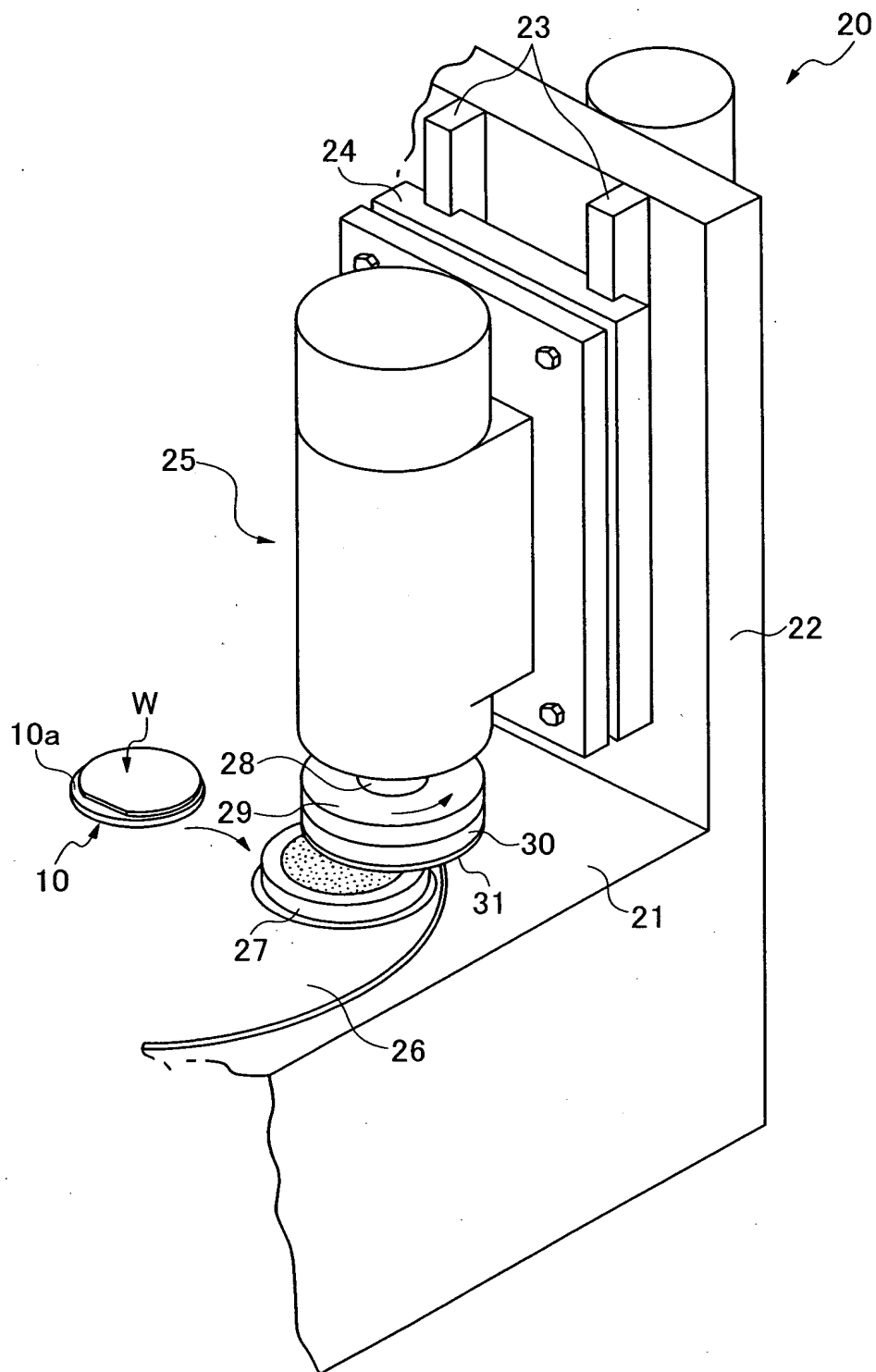
第 2 図



第 3 図



第 4 図



第 5 図

